

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-250694  
(43)Date of publication of application : 27.09.1996

(51)Int.Cl.

HO1L 27/146

(21) Application number : 07-055646

(71)Applicant : TOSHIBA CORP

(22) Date of filing : 15.03.1995

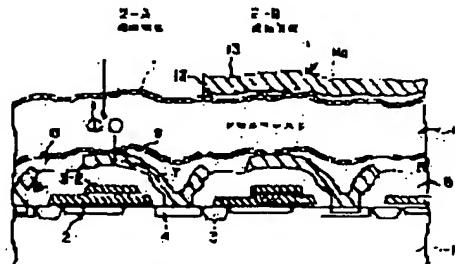
(72)Inventor : YAMAGUCHI TETSUYA  
IIDA YOSHINORI  
FURUKAWA AKIHICO  
MIYAGAWA RYOHEI

**(54) SOLID-STATE IMAGE SENSOR AND MANUFACTURE THEREOF**

(57) Abstract:

**PURPOSE:** To suppress the formation of a fine gap in a shielding film, to eliminate the film peeling of a shielding layer, and to measure accurate dark time output by setting the maximum fiber width of the film to a specific value or more by using a metal such as molybdenum or its metal thin film as the film.

**CONSTITUTION:** The solid-state image sensor sequentially comprises a solid-state image sensor chip formed with a signal charge storage diode 4 and a pixel electrode 9, a photoconductor film 10, a transparent electrode 11 and a shielding film 13 on a semiconductor substrate 1. Particularly, as the film 13, a metal thin film containing one or more types of metal of molybdenum, tungsten, titanium, chromium, tantalum or the elements or compound of the oxide, nitride, carbide, silicide of the thin film is used. The maximum fiber width of the film 13 is 40mm or more. Thus, the fiber width of the film 13 is increased to eliminate the peeling or the gap of the film 13. In this manner, an accurate dark output can be obtained at an optical black.



## LEGAL STATUS

[Date of request for examination] 04.03.2002

[Date of sending the examiner's decision of rejection] 16.12.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal cases]

[Date of requesting appeal against examining officer's decision] 6

[Box 1, Requesting appeal against examiner's decision of rejection]

[Date of extinction of rights]

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-250694

(43)公開日 平成8年(1996)9月27日

(51)Int.Cl.  
H01L 27/146

識別記号

庁内整理番号

P 1  
H01L 27/14技術表示箇所  
E

審査請求 未請求 請求項の数5 OL (全10頁)

(21)出願番号 特願平7-55646

(22)出願日 平成7年(1995)3月15日

(71)出願人 000003078  
株式会社東芝  
神奈川県川崎市幸区堀川町72番地  
(72)発明者 山口 駿也  
神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内  
(72)発明者 飯田 梅典  
神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内  
(72)発明者 古川 良彦  
神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内  
(74)代理人 弁理士 鈴江 武彦

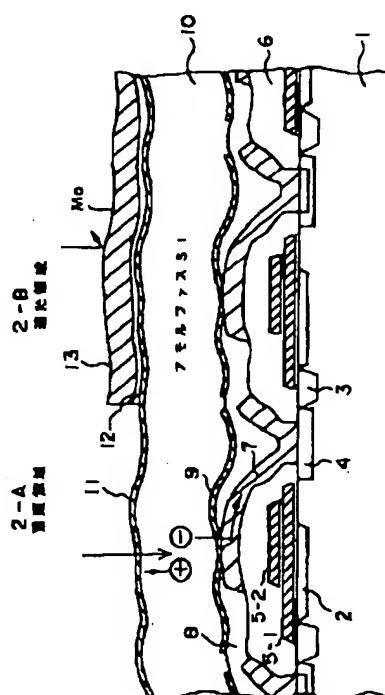
最終頁に続く

(54)【発明の名称】 固体撮像装置及びその製造方法

(57)【要約】

【目的】 遮光層内の微小間隙の形成を抑制でき、かつ遮光層の膜剥がれを無くし、正確な暗時出力が測定できること。

【構成】 シリコン基板1上に蓄積ダイオード4の配列及び信号電荷読み出し部の配列がそれぞれ形成され、最上部に蓄積ダイオード4と電気的に接続される画素電極9が形成された固体撮像素子チップと、この固体撮像素子チップ上に積層された光導電体膜10と、この光導電体膜10上に形成された透明電極11と、この透明電極11上に選択的に形成された遮光膜13とを備えた固体撮像装置において、遮光膜13としてモリブデン金属を用い、かつ遮光膜13の最大縦幅(最大のグレインの幅)を40nm以上にしたこと。



(2)

特開平8-250694

2

## 【特許請求の範囲】

【請求項1】半導体基板上に信号電荷蓄積ダイオードの配列及び信号電荷読み出し部の配列がそれぞれ形成され、最上部に信号電荷蓄積ダイオードと電気的に接続される画素電極が形成された固体撮像素子チップと、この固体撮像素子チップ上に積層された光導電体膜と、この光導電体膜上に形成された透明電極と、この透明電極上に選択的に形成された遮光膜とを備えた固体撮像装置において、

前記遮光膜として、モリブデン、タンクステン、チタン、クロム、タンタルの金属、或いは前記元素を1種類以上含む金属薄膜、或いは前記金属薄膜の酸化物、窒化物、炭化物、シリサイド化物の化合物を用い、かつ遮光膜の最大縦幅（最大のグレインの幅）が40nm以上であることを特徴とする固体撮像装置。

【請求項2】半導体基板上に信号電荷蓄積ダイオードの配列及び信号電荷読み出し部の配列がそれぞれ形成され、最上部に信号電荷蓄積ダイオードと電気的に接続される画素電極が形成された固体撮像素子チップと、この固体撮像素子チップ上に積層された光導電体膜と、この光導電体膜上に形成された透明電極と、この透明電極上に選択的に形成された遮光膜とを備えた固体撮像装置の製造方法において、

前記遮光膜の形成に際してスパッタリング法を用い、モリブデン、タンクステン、チタン、クロム、タンタルの金属、或いは前記元素を1種類以上含む金属薄膜、或いは前記金属薄膜の酸化物、窒化物、炭化物、シリサイド化物の化合物を堆積し、基板温度及び反応室内圧力の制御により、堆積される遮光膜の最大縦幅（最大のグレインの幅）を40nm以上にしたことを特徴とする固体撮像装置の製造方法。

【請求項3】半導体基板上に光電変換部の配列及び信号電荷読み出し部の配列が共に同一平面上に形成された固体撮像装置において、

前記光電変換部の一部及び前記信号電荷読み出し部の上部に形成された遮光膜として、モリブデン、タンクステン、チタン、クロム、タンタルの金属、或いは前記元素を1種類以上含む金属薄膜、或いは前記金属薄膜の酸化物、窒化物、炭化物、シリサイド化物の化合物を用い、かつ遮光膜の最大縦幅（最大のグレインの幅）が40nm以上であることを特徴とする固体撮像装置。

【請求項4】半導体基板上に光電変換部の配列及び信号電荷読み出し部の配列が共に同一平面上に形成された固体撮像装置の製造方法において、

前記光電変換部の一部及び前記信号電荷読み出し部の上部に形成された遮光膜の形成に際してスパッタリング法を用い、モリブデン、タンクステン、チタン、クロム、タンタルの金属、或いは前記元素を1種類以上含む金属薄膜、或いは前記金属薄膜の酸化物、窒化物、炭化物、シリサイド化物の化合物を堆積し、基板温度及び反応室

内圧力の制御により、堆積される遮光膜の最大縦幅（最大のグレインの幅）を40nm以上にしたことを特徴とする固体撮像装置の製造方法。

【請求項5】光電変換を行う感光部、感光部の信号電荷を蓄積する信号電荷蓄積部、蓄積された信号電荷を読み出す手段を備えた画素を二次元配列してなる固体撮像装置において、

前記二次元配列された画素の水平方向の画素列の信号電荷が時系列の映像信号を形成する場合、映像信号の初めの部分が緩やかに立ち上がるよう、映像信号の初めの部分に対応する複数画素の部分の感度に傾斜を持たせたことを特徴とする固体撮像装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、固体撮像装置に係わり、特に遮光膜の改良をはかった固体撮像装置に関する。また本発明は、特に再生画像上の水平の端に現われる偽信号を防いた固体撮像装置に関する。

## 【0002】

## 【従来の技術】

（従来例1）従来の固体撮像素子をCCDチップとして用い、この固体撮像素子チップ上に光導電体膜を積層した構造の固体撮像装置（以下、積層型固体撮像装置）は、遮光部の開口面積を広くすることができるため、高感度かつ低スミアという優れた特性を有する。このため、この積層型固体撮像装置は、各種監視カメラ用テレビジョンやハイビジョン等のカメラとして有望視されている。この種の積層型固体撮像装置用の光導電体膜としては、現在のところアモルファスSi材料が用いられている。

【0003】積層型固体撮像装置の1画素断面は図1に示す通りである。有効撮像画素領域2-A上に光が入射した場合、光導電体膜10のバンドギャップ以上のエネルギーを有する光は光導電体膜10中で電子・ホール対生成を行う。生成された電子及びホールは、画素電極9と透明電極11により形成される電界により移動し、例えばチャネルCCDを基板に用いた場合は、電子が信号電荷として画素電極9、画素電極配線7を介して蓄積ダイオード4に注入され、一定期間蓄積された後に信号電荷転送部8に転送され読み出される。

【0004】ところで一般に、固体撮像装置においては、光入射時の信号出力と暗時出力の差をもって実際の信号出力を得ており、この暗時出力を常時得るため有効撮像画素領域に隣接して入射光を完全に遮断した遮光領域（オブティカルブラック）2-Bを有する構造になっている。そして、遮光領域2-Bは、固体撮像装置表面に金属薄膜からなる遮光層13を形成することにより構成されている。

【0005】積層型固体撮像装置においては、遮光領域2-B形成のために遮光層13のバターニングを行う際

(3)

特開平8-250694

3

4

に、透明電極11に対するエッチングの選択性を確保する条件から遮光層13の材料が制約される。一般に、透明電極11としてITO (Iridium Tin Oxide) を用いることが多い。この場合、上記のエッチング選択性確保のために遮光層13として、例えばモリブデン(Mo) を用いる。スパッタリング法によりMo遮光層13を形成した場合の遮光層付近を拡大した概要図を図7に示す。この場合、遮光層の形成には、例えば不活性ガスとしてArガスを導入し、チャンバ内圧力を1Paとしてスパッタリング法による成膜を行う。

【0006】しかしながら、Mo膜の成膜条件によっては、柱状に成長するべきMo遮光層70の纖維(グレイン)径72が小さいために、隣の纖維との間に隙間が形成されてしまう。このMo間隙部71は、20~50nm程度の幅を持つ。このような遮光膜においては、この間隙部のため隣の纖維との密着性が悪いという欠点を持つ。この場合、遮光部においての光漏れの原因となる。さらに、この遮光膜、光電変換層のバターニングやエッチングなどを行なう際に遮光膜の膜応力、或いは光電変換層の膜応力が解放されることをきっかけとして、Mo遮光膜自身の剥離がれ73を引き起す場合がある。

(従来例2)また、図8(a)に従来の二次元固体撮像装置の平面構成図を示す。フォトダイオード81と垂直CCD82が二次元に配列され、水平CCD83が垂直CCD82の配列に隣接するように配置される。水平CCD83の端にはオンチップアンプ84が配置される。そして、フォトダイオード81と隣接する垂直CCD82の部分より1画素を構成する。

【0007】フォトダイオード81で光電変換された信号電荷はまず垂直CCD82に読み出され、水平1ラインの信号電荷が順次水平CCD83に転送される。そして、この水平1ラインの信号電荷が水平CCD83を転送され、オンチップアンプ84に運ばれて信号電圧に変換される。フォトダイオード81の配列よりなる平面の映像情報を均一に取り出すために、フォトダイオード81はこの平面内に均一な感度を持つようになっている。

【0008】図8(b)は、この固体撮像装置を用いて得られた1水平期間の出力電圧を示している。1水平期間は有効期間と水平ブランディング期間により構成される。有効期間には1水平ラインの信号電圧が出力される。この信号電圧は1水平ラインの映像情報に対応している。水平ブランディング期間であり、隣合う水平ラインの信号電圧の区切る期間である。従って、1水平期間での信号電圧の最初の部分は急峻な立ち上がりがある。勿論、信号電圧の最初の部分に対応する画素に入る光が非常に少ない場合は急峻な立ち上がりは無いが、信号電圧の最初の部分に対応する画素に入る光が十分あれば、信号電圧の最初の部分は急峻な立ち上がりを持つことになる。

【0009】このような急峻な立ち上がりによる高周波

成分を持つ水平ラインの信号電圧からなる映像信号は、最終的にはテレビTVモニタ等に再生されたり、VTRに記録されるわけであるが、その前に電気回路により種々の加工を施される。その場合、水平ラインの最初の高周波成分により水平ライン信号電圧の立ち上がりの後ろの部分にノイズを混入させる。このノイズはTVモニタ等で再生された画像上では水平の端の部分にノイズとして観察され、再生画像の画質を劣化させる。

【0010】この例で分かるように、シリアルな映像信号を固体撮像装置で形成する場合には、その映像信号の最初の急峻な立ち上がり部分のために映像信号の端の部分にノイズが発生するという問題が発生する。上で示した例ではCCD固体撮像装置に関してであったがMOS型固体撮像装置でも、その他の固体撮像装置でも同じ問題が生じる。

【0011】  
【発明が解決しようとする課題】このように従来の固体撮像装置においては、遮光部(オブティカルブラック)等で使用される遮光膜に微小な間隙が発生する、或いは遮光膜が剥がれるという問題がある。そのため、オブティカルブラックにおいては、正確な暗出力を測定できないという問題がある。

【0012】また、映像信号の最初の急峻な立ち上がり部分のために映像信号の端の部分にノイズが発生するという問題があった。本発明は、上記事情を考慮してなされたもので、その目的とするところは、遮光層内の微小間隙の形成を抑制でき、かつ遮光層の剥離がれを無くし、正確な暗時出力を測定できる固体撮像装置及びその製造方法を提供することにある。また、本発明の他の目的は、撮像により得られる映像信号の最初の急峻な立ち上がりにより発生するノイズを低減できる固体撮像装置を提供することにある。

【0013】  
【課題を解決するための手段】上記課題を解決するため本発明は、次のような構成を採用している。即ち、本発明(請求項1)は、半導体基板上に信号電荷蓄積ダイオードの配列及び信号電荷読み出し部の配列がそれぞれ形成され、最上部に信号電荷蓄積ダイオードと電気的に接続される画素電極が形成された固体撮像素子チップと、この固体撮像素子チップ上に積層された光導電体膜と、この光導電体膜上に形成された透明電極と、この透明電極上に選択的に形成された遮光膜とを備えた固体撮像装置において、前記遮光膜として、モリブデン、タンゲステン、チタン、クロム、タンタルの金属、或いは前記元素を1種類以上含む金属薄膜、或いは前記金属薄膜の酸化物、窒化物、炭化物、シリサイド化物の化合物を用い、かつ遮光膜の最大粒径(最大のグレインの幅)が40nm以上であることを特徴とする。

【0014】ここで、本発明の望ましい実施態様としては、次のものがあげられる。

(4)

特開平8-250694

5

(1) 光導電体膜の光電変換部として、300 nm以上の膜厚からなる非晶質シリコン、非晶質シリコンカーバイド、非晶質シリコンナイトライド、非晶質シリコンゲルマニウム等のシリコン原子或いはゲルマニウム原子を含む材料を用いること。

(2) 透明電極として、ITO或いはSnO<sub>x</sub>を用いること。

【0015】また、本発明（請求項2）は、上記構成の固体撮像装置の製造方法において、前記遮光膜の形成に際してスパッタリング法を用い、モリブデン、タンクスチン、チタン、クロム、タンタルの金属、或いは前記元素を1種類以上含む金属薄膜、或いは前記金属薄膜の酸化物、空化物、炭化物、シリサイド化物の化合物を堆積し、基板温度及び反応室内圧力の制御により、堆積される遮光膜の最大繊維幅（最大のグレインの幅）を40 nm以上にしたことを特徴とする。

【0016】ここで、本発明の望ましい実施態様としては、次のものがあげられる。

(1) ターゲットから飛来する原子（例えば、Mo原子）が飛来する時のエネルギーを極力失わないように、低圧力、高出力でスパッタリングを行うこと。

(2) 基板温度を高く（例えば、ターゲットの融点の2/100以上に加熱）或いは、基板温度／材料の融点を大きくすること。これらの意味は、ターゲットから飛来する原子が基板表面でマイグレーションを起こし易く、より結晶成長を行い易くする環境に設定することである。

【0017】また、本発明（請求項3）は、半導体基板上に光電変換部の配列及び信号電荷読み出し部の配列が共に同一平面上に形成された固体撮像装置において、前記光電変換部の一部及び前記信号電荷読み出し部の上部に形成された遮光膜として、モリブデン、タンクスチン、チタン、クロム、タンタルの金属、或いは前記元素を1種類以上含む金属薄膜、或いは前記金属薄膜の酸化物、空化物、炭化物、シリサイド化物の化合物を用い、かつ遮光膜の最大繊維幅（最大のグレインの幅）が40 nm以上であることを特徴とする。

【0018】また、本発明（請求項4）は、上記構成の固体撮像装置の製造方法において、前記光電変換部の一部及び前記信号電荷読み出し部の上部に形成された遮光膜の形成に際してスパッタリング法を用い、モリブデン、タンクスチン、チタン、クロム、タンタルの金属、或いは前記元素を1種類以上含む金属薄膜、或いは前記金属薄膜の酸化物、空化物、炭化物、シリサイド化物の化合物を堆積し、基板温度及び反応室内圧力の制御により、堆積される遮光膜の最大繊維幅（最大のグレインの幅）を40 nm以上にしたことを特徴とする。

【0019】また、本発明（請求項5）は、光電変換を行う感光部、感光部の信号電荷を蓄積する信号電荷蓄積部、蓄積された信号電荷を読み出す手段を備えた画素を二次元配列してなる固体撮像装置において、前記二次元

6

配列された画素の水平方向の画素列の信号電荷が時系列の映像信号を形成する場合、映像信号の初めの部分が緩やかに立ち上がるよう、映像信号の初めの部分に対応する複数画素の部分の感度に傾斜を持たせたことを特徴とする。

【0020】ここで、本発明の望ましい実施態様としては、次のものがあげられる。

(1) 感度に傾斜を持たせるために、画素を規定する遮光膜の開口部の面積を変えること。

10 (2) 感度に傾斜を持たせるために、感光部を形成するフォトダイオードの面積を変えること。

(3) 感度に傾斜を持たせるために、各画素毎に設けられたマイクロレンズの形状を変えること。

【0021】

【作用】本発明者らは、遮光膜の膜剥がれの発生と遮光膜の繊維の大きさについて調べた。その結果、図6

(a) に示すように、膜の繊維幅が40 nm付近を境に繊維幅が40 nmより小さいと膜剥がれが発生し不良となり、逆に繊維幅が大きくなると膜剥がれは起らざる

20 となる。さらに、遮光膜の基板に対する付着力を測定したところ、図6 (b) に示すように、繊維幅が大きくなると、基板に対する付着力が低下する傾向がある。さらにもまた、遮光膜の剥がれが起きる時期を調べたところ、遮光膜の成膜直後ではなく、遮光膜或いは遮光膜した層の光導電体膜のバーニング、エッティング等の加工を行っている時に起こることが分かった。これらの結果から考えると、膜剥がれは、膜の下地基板に対する付着力、膜応力だけに関係するものではないことが分かる。

【0022】そして、遮光膜の剥がれは、遮光膜或いは

30 光導電体膜等の加工時において基板の歪みの変化などをきっかけに起きているものと考えられる。これにより膜剥がれは、膜の下地基板に対する付着力のみではなく、膜の繊維同士の接触面積にも関係すると考えられる。よって、遮光膜の剥がれを防止するためには、遮光膜の繊維同士の付着力向上を行う必要がある。この遮光膜剥がれ防止の方法は、遮光膜の繊維幅を大きくし（40 nm以上）、繊維の外周を大きくすることである。これにより、遮光膜の繊維が隣の繊維と接触する面積（繊維同士の接触面積）を増大させ、隣の繊維同士を良く付着する

40 ようにさせることである。

【0023】ここで、膜の繊維幅を決める要因としては、スパッタリングにより薄膜を形成する場合、T/T<sub>0</sub>（基板温度／金属の融点）、反応室内の圧力などがある。もう少し具体的に述べると、スパッタリング法による薄膜形成方法において、遮光膜形成条件として、ターゲットから飛来する原子（例えば、Mo原子）が飛来する時のエネルギーを極力失わないように、低圧力、高出力でスパッタリングを行う。また、基板温度を高く（例えば、ターゲットの融点の2/100以上に加熱）或いは、基板温度／材料の融点を大きくする。これらの意味

(5)

特開平8-250694

8

7

は、ターゲットから飛来する原子が基板表面でマイグレーションを起こし易く、より結晶成長を行い易くする環境に設定することである。これらにより膜の繊維幅は略、一義的に決まる（文献：John A. Thornton ; J Vac Sci. Technol. Vol.11, No.4(1974)666）。これにより、膜のグレインの幅が40nm以上に成長させることができる。

【0024】このように本発明（請求項1～4）によれば、遮光層の材料として用いるモリブデン膜、或いはチタン、クロム、タングステン、タンタルなどの金属、或いはそれらの酸化物、窒化物、炭化物、シリサイド化合物などの化合物、或いは前記元素の1種類以上を含む材料で形成された遮光膜において、薄膜の微小間隙を抑制、低減する、或いは薄膜の膜剥がれをなくすことができる。そして、この遮光層を用いたオブティカルブラックにおいては、前記微小間隙或いは膜はがれによる光漏れがなくなるので、正確な暗時出力を得ることが可能となる。

【0025】また、同様に配線材料或いは電極材料としての上記金属薄膜、或いはそれらの化合物遮光の繊維幅を大きくすることで、繊維の間隙を低減或いは無くし、繊維同士の密着性を向上させること（繊維同士の接触面積を広げること）によって、薄膜の剥がれをなくし、微小間隙に起因する遮光性の低下を抑制することができる。

【0026】また、上記の課題解決方法は、積層型の固体撮像装置に限らず、一平面上に電荷蓄積部と電荷読み出し部が形成された固体撮像装置においても同様に応用できる。

【0027】また、本発明（請求項5）によれば、信号電圧のはじめの部分に対応する画素列の感度に傾斜を持たせて、信号電圧の最初の部分は急峻でなく緩やかに立ち上がるようしている。従って、信号電圧つまり映像信号の最初の部分にノイズが発生することが未然に防止される。

【0028】

【実施例】以下、本発明の実施例を図面を参照して説明する。

（実施例1）図1は、本発明の第1の実施例に係わる積層型固体撮像装置の1画素構成を示す断面図であり、信号電荷読み出し部には、インターライン転送CCD（IT-CCD）を用いている。

【0029】まず、p型シリコン基板1の表面層にn型CCDチャネル2、p'（素子分離領域）3、n++層（蓄積ダイオード）4を形成する。さらに、この基板1にSiO<sub>2</sub>からなるゲート絶縁膜を介して垂直CCDの転送ゲート電極5-1、5-2、を多結晶シリコンなどで形成する。

【0030】次いで、この上に第1絶縁層6となるSiO<sub>2</sub>等をCVD法で堆積した後に、該絶縁層6に画素電

10

20

極9と蓄積ダイオード4との電気的接觸のためのコンククトホールを形成する。画素電極9との電気的接続のためにシリサイド配線（画素電極配線）7を用いる。即ち、多結晶シリコン層とその上にモリブデンシリサイド層からなる積層配線である。そして、画素電極配線7を形成した後に、表面形状を平坦化する目的で、例えばCVD法によりBPSG8、或いはPSGを成膜する。この後、膜厚100～500nmの画素電極9をスパッタリング法などにより形成する。これにより、固体撮像素子チップが得られる。

【0031】次いで、固体撮像素子チップ上に光電変換層の非晶質シリコン層（光導電膜）10をCVD法などにより形成する。この後、膜厚35～50nmのITOなどの透明電極11をスパッタリング法などにより形成する。

【0032】次いで、暗電流を検出するための遮光領域（オブティカルブラック）2-Bを形成する。この形成方法の一例として例えば、まず非晶質シリコン層10の上部に遮光層を形成するときに与えられるイオン衝撃を低減するために、ITO11上に緩衝層12を形成する。この緩衝層12としては、例えば酸素（分圧0.1Pa）を含んだAr雰囲気中（0.4Pa）でDCマグネトロンスパッタリングによりMoO<sub>x</sub>層を20nm以上形成する。このとき、形成されたMoO<sub>x</sub>の酸素含有量としては、10at.%以上であることが好ましい。続いて、緩衝層12のMoO<sub>x</sub>膜上にMo膜13をDCマグネトロンスパッタリングにより形成する。

【0033】具体的な成膜方法の一例としては、基板温度を100°C以上とし、Arガスを1Pa以下の雰囲気として、放電電流を4A以上でスパッタリングする。この成膜により、モリブデン（Mo）遮光膜13のグレイン幅の最大繊維幅を40nm以上にすることができる。上記の成膜条件で形成した繊維幅の中心は、およそ20～30nm程度であり、半価幅は5～10nm程度である。

【0034】ここで、緩衝層12は必ずしも必要ではない。ITO透明電極11の形成後、ITO透明電極11上に直接Mo遮光膜13を形成してもよい。Mo遮光膜13のグレイン径を大きくする方法としては、図2のように、スパッタリング法によるMo遮光膜成形時に、Moターゲット20と被堆積基板21との間の距離Lを30cm以下にすることが好ましい。この方法の基本概念は、ターゲットから基板に飛来するまでの間にMo原子22がワーキングガス（例えばAr）23などと衝突、散乱することによるエネルギーの損失を極力抑制する。これにより、基板表面でマイグレーションを行うためのエネルギーを十分に確保する。

【0035】また、ターゲットから飛来する原子（例えば、Mo原子）が飛来する時のエネルギーを極力失わないように、低圧力、高出力でスパッタリングを行う。さ

30

40

40

50

(6)

特開平8-250694

9

らに、基板温度を高く（例えば、ターゲットの融点の2／100以上に加熱）或いは、基板温度／材料の融点を大きくする。これらの意味は、ターゲットから飛来する原子が基板表面でマイグレーションを起こしやすく、より結晶成長を行い易くする環境に設定することである。

【0036】このようにして本実施例では、正確な暗電流を検出するための遮光膜13を形成することができ、さらに遮光膜13の痕跡がれを防止することができる。なお、本発明は上述した実施例に限定されるものではない。実施例では、信号電荷読み出し部に1T-CCDを用いたが、例えばX-Yアドレス型、MOSラインアドレス型CCDなどにも本発明を適用できる。実施例では、積層型固体撮像装置について説明したが、本発明は、一半面上に電荷蓄積部と電荷転送部が形成された撮像装置において、電荷蓄積部の一部や電荷転送部などを遮光する遮光膜にも応用できる。

【0037】また、光導電体膜としてa-Si:H膜を用いたが、a-SiC:H、a-SiN:H、a-SiSn:H、a-SiGe:Hなどにも本発明は有効である。さらに、実施例ではCCDをnチャネルとして説明したが、pチャネル型CCDでも適用することができる。

【0038】また、本実施例では、Mo、或いはモリブデンの酸化物、或いはモリブデンの化合物を用いて述べたが、Mo以外に、Cr、Ti、W、Taなどの金属、或いは前記金属を含む合金、或いはこれらの酸化物、シリサイド、炭化物、窒化物などの化合物を遮光膜として用いることも可能である。

【0039】また、本発明は必ずしも固体撮像装置の遮光膜に限るものではなく、ゲートアレーの配線、メモリ等のピット線、ワード線を始めとする半導体装置の配線材料にも応用することができる。その他、本発明の要旨を逸脱しない範囲で、種々変形して実施することができる。

（実施例2）図3（a）は、本発明の第2の実施例に係わる2次元固体撮像装置の平面構成図を示している。

【0040】フォトダイオード31と垂直CCD32が二次元に配列され、水平CCD33が垂直CCD32の配列に隣接するように配置される。水平CCD33の端にはオンチップアンプ34が配置される。そして、フォトダイオード31と隣接する垂直CCD32の部分より1画素を構成する。

【0041】フォトダイオード31で光電変換された信号電荷はまず垂直CCD32に読み出され、水平1ラインの信号電荷が順次水平CCD33に転送される。そして、この水平1ラインの信号電荷が水平CCD33を転送され、オンチップアンプ34に運ばれて信号電圧に変換される。

【0042】ここまで的基本構成は前記図8（a）に示した従来装置と同様であり、本実施例が従来装置と異なる

10

10

る点は、フォトダイオード31の面積にある。即ち、図3（a）では左端の3列のフォトダイオード31の面積が他の列のフォトダイオード31の面積より小さく、左側の列のフォトダイオード31の面積程小さくなっている。つまり、フォトダイオード31-1、31-2、31-3の順に面積が大きくなり、4列目以降は均一の面積のフォトダイオード31となっている。このように、左端の画素のフォトダイオード31の面積を変えることで左端の画素から右に行くに従って徐々に感度を大きくし、他の画素の均一な感度と同じにすることができる。

【0043】図3（b）は本実施例の固体撮像装置を用いて得られた1水平期間の出力電圧を示している。図3（b）の信号電圧と図8（b）の信号電圧は似ているが、信号電圧のはじめの部分が異なっている。即ち、図3（b）では信号電圧のはじめの部分は緩やかに立ち上がりしている。従って、図8（b）で発生したようなノイズは発生しない。

【0044】図3（b）で信号電圧のはじめの部分が緩やかに立ち上がる理由は、先に述べたように左端の画素より感度を徐々に大きくなっているためである。従って、例えば一定の光量が各画素に入射すると、その場合の信号電圧の立ち上がりは、ちょうど左側の画素の感度の立ち上がりに対応した緩やかな立ち上がりになるわけである。

【0045】図4（a）は本実施例の固体撮像装置の水平方向の画素の相対感度を示した。左側の画素の感度が徐々に立ち上がるようになっているのが分かる。本実施例では、左端の画素より感度が徐々に立ち上がるようになっている。しかし、信号電圧のはじめの部分の急峻な立ち上がりを防ぐためには、左端の画素より感度が立ち上がる必要はない。つまり、例えば左端から数画素が感度が0であるか、或いは非常に小さく、その先の画素から感度が立ち上がるような図4（b）のような感度の特性の場合でも本発明の効果がある。つまり、信号電圧のはじめの部分の立ち上がりが緩やかでありノイズは防がれる。

【0046】また、本発明の本質は図4に示したように画素の感度が徐々に立ち上がる特性を持っていることであり、この画素の感度の制御の方法は種々ある。本実施例ではフォトダイオード31の面積により画素の感度を変化させた。

【0047】本実施例の画素の構造の1例を画素の断面図を図5（a）に示す。p型のSi基板41に、n型拡散層からなる垂直CCD42、p型拡散層よりなるチャンネルストップ43、n型拡散層からなるフォトダイオード44が形成された後、酸化膜45を介して転送電極46が形成される。その上に絶縁膜47を介して遮光膜48が形成される。そして、平坦化膜49及び平坦化膜50を形成し、その上にマイクロレンズ51が形成されて

(7)

特開平8-250694

11

いる。

【0048】この画素の構造を持つ固体撮像装置では本発明の効果を得るために、画素の感度を制御するにはフォトダイオード44の面積か、或いは遮光膜48の開口面積か、或いはマイクロレンズ51の大きさ或いは形状を変えればよい。これらを変化させることにより、左側の画素で感度を徐々に立ち上がりを持たせることができると。

【0049】また、本発明の効果を得るために、画素の感度が制御できればよいのであるから、図5(a)の画素構造でなくともよい。例えば、図5(b)に示すような光導電体膜を積層した画素の構造でもよい。

【0050】以下、図5(b)の説明を行う。p型のSi基板41にn型拡散層からなる垂直CCD42とp型拡散層よりなるチャネルストップ43とn型拡散層からなる蓄積ダイオード44を形成した後、酸化膜45を介して転送電極46を形成する。蓄積ダイオード44の上部の酸化膜45を除去して、引出し電極57を形成する。その上に平坦化膜58を形成し、引出し電極57の上部の平坦化膜58を除去して画素電極59を形成する。

【0051】次いで、その上に例えば水素化非晶質Si等からなる光導電体膜60を形成し、その上部に透明電極61を形成し、その上部に遮光層62を所望の形状に形成する。この構造では、光電変換が行われる感光領域の面積は遮光層62の開口部の面積或いは画素電極59の面積によって制御することができる。従ってこの構造でも、画素の感度を制御できるので、先に示したように画素の感度を左側画素より徐々に立ち上がるようになります。本発明の効果が得られる。

【0052】また本実施例では、左側の画素の感度を徐々に立ち上るようにしたが、これはオンチップアンプ34が左側に有り、従って左側の画素が先に読み出されるため左側の画素が信号電圧のはじめの部分になるからである。例えば、オンチップアンプ34より信号電圧が読み出されメモリに蓄積されたのち、逆の順序で読みだす等して信号電圧が時間的に反転されるTVモニタで再生成される等の場合は右側の方の画素の感度が緩やかに立ち上るようにする必要がある。つまり、信号電圧のはじめの部分に対応する画素の感度を緩やかに立ち上るようにしてあればよい。

【0053】また、本実施例では二次元固体撮像装置について説明したが、本発明は必ずしも二次元固体撮像装置に限られるものではない。一次元固体撮像装置にも適用できる。さらに、CCD固体撮像装置に限られるものでもなく、MOS型固体撮像装置にも本発明を適用でき

12

る。その他、映像情報をシリアルな信号電圧として取り出す固体撮像装置であれば適用することができる。

【0054】

【発明の効果】以上詳述したように本発明（請求項1～4）によれば、遮光層の遮光幅を大きくすることにより、遮光層の膜剥がれ、或いは間隙を無くすことができる。これにより、オプティカルブラックで正確な暗示出力を得ることが可能となる。

【0055】また、本発明（請求項5）によれば、画素列の感度に傾斜を持たせることにより、撮像により得られる映像信号の最初の急峻な立ち上がりにより発生するノイズを低減できる固体撮像装置を実現することができる。

【図面の簡単な説明】

【図1】第1の実施例に係わる積層型固体撮像装置の1画素構成を示す断面図。

【図2】本実施例に用いたスパッタリング法を示す図。

【図3】第2の実施例に係わる2次元CCD固体撮像装置の平面構成図。

【図4】第2の実施例における水平方向の画素の相対感度を示す図。

【図5】第2の実施例における画素の構造の1例を示す断面図。

【図6】本発明の作用を説明するための図。

【図7】本発明の作用を説明するための図。

【図8】従来の2次元CCD撮像装置を示す平面構成図。

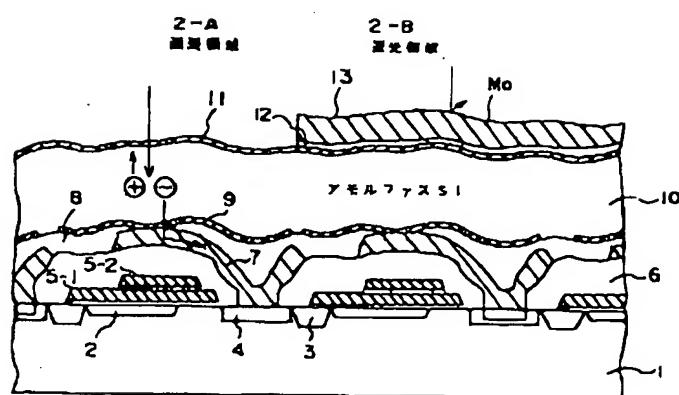
【符号の説明】

- 1…p型シリコン基板
- 2…n型CCDチャネル
- 3…p+型素子分離領域
- 4…n++型蓄積ダイオード
- 5…転送ゲート電極
- 6…第1絶縁柵
- 7…画素電極配線
- 8…P B S G膜
- 9…画素電極
- 10…非晶質シリコン膜(光導電膜)
- 11…I T O透明電極
- 12…M o O x干渉層
- 13…M o遮光膜
- 20…M oターゲット
- 21…被堆積基板
- 22…M o原子
- 23…ワーキングガス

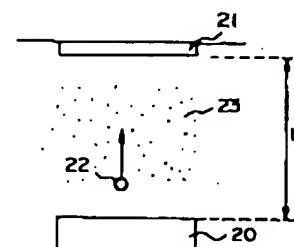
(8)

特開平8-250694

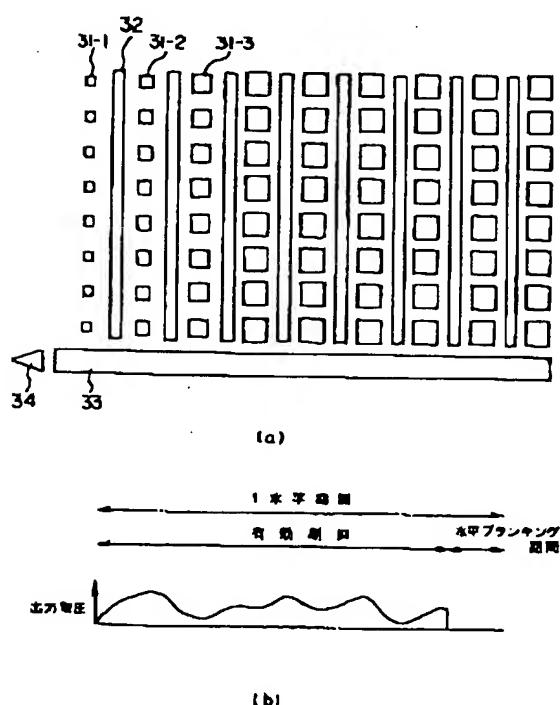
【図1】



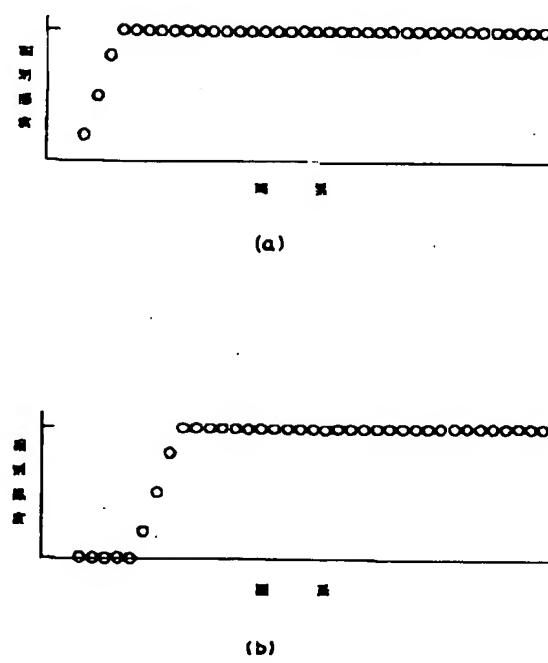
【図2】



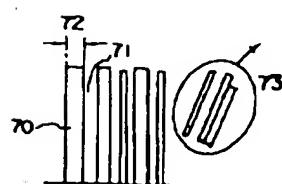
【図3】



【図4】



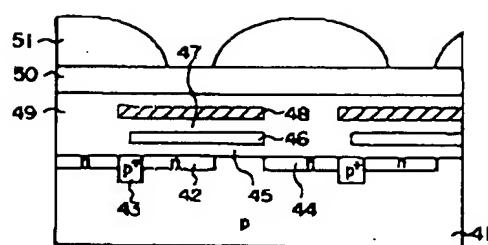
【図7】



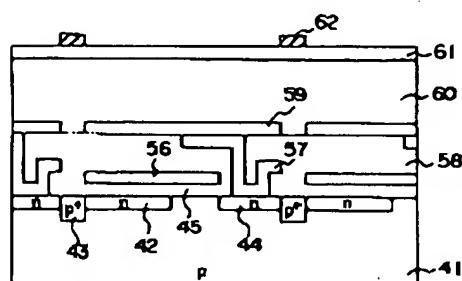
(9)

特開平8-250694

【図5】



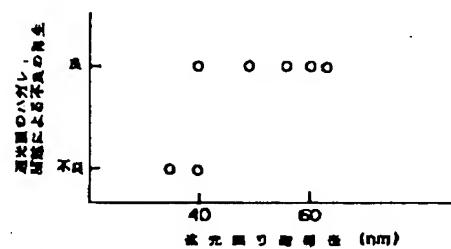
(a)



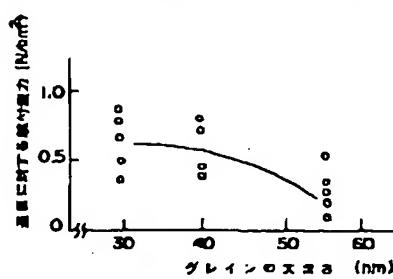
(b)

【図6】

【図6】

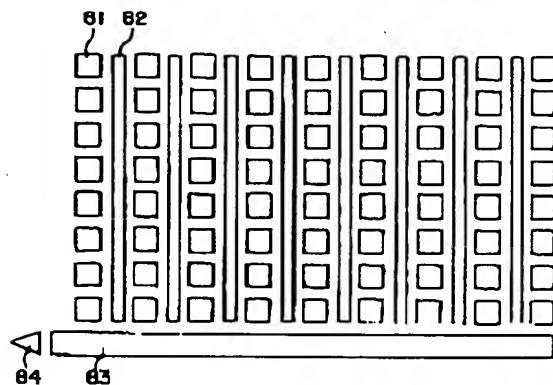


(a)

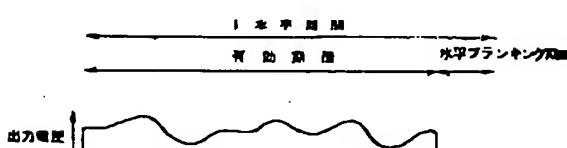


(b)

【図8】



(a)



(b)

(10)

特開平8-250694

フロントページの続き

(72)発明者 宮川 良平

神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝研究開発センター内